

Rencontres IriSaTech

Modélisation formelle de systèmes embarqués et applications

Programme

Introduction

Jean-Pierre Talpin

Composants riches et modélisation hétérogène

Albert Benveniste

L'initiative Topcased

Patrick Farail

Conception d'applications avec Polychrony

Loïc Besnard et Thierry Gautier

Electronic System-Level: panacea or hype ?

Sandeep Shukla

Questions

Cocktail

Rencontres IriSaTech

Modélisation formelle de systèmes embarqués et applications

Pourquoi « formelle » ?

- **Pratique existante**

Un prototype valide les exigences

- de manière partielle et principalement structurelle
- de manière ad hoc et hétérogène: en C, en MATLAB ou en UML

La conception du système

- ne reprend souvent que la structure du prototype
- intègre les contraintes de l'architecture cible
 - contraintes technologiques (nécessité d'un modèle de calcul)
 - contraintes d'environnement (nécessité d'un modèle du temps)

- **Conséquence** la conception du système est déconnectée des exigences

Rencontres IriSaTech

Modélisation formelle de systèmes embarqués et applications

« *design productivity gap* »

- **Problème** « ça ne passe pas à l'échelle! »
 - le rapport technologie/ingénierie n'est pas linéaire
 - le prototype est non temporisé
 - le système est soumis à des contraintes temps-réel fortes
- **Solutions** combler la rupture de flot entre spécification et mise en œuvre
 - modèle de temps abstrait pour le prototypage
 - raffinement du modèle de temps pendant la conception
 - Synthèse d'un « patron » de mise en œuvre à partir des exigences
 - Couplage fort du système mis en œuvre aux exigences validées

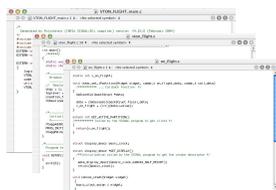
Projet Espresso

Jean-Pierre Talpin, responsable scientifique

• Modèles, méthodes et outils d'aide à la conception de systèmes embarqués

- Un modèle de calcul formel *polychrone* (synchrone multi-horloges)
- Méthodes formelles d'aide à la conception par abstraction-raffinement
 - **Abstraction** des fonctionnalités d'un système sous l'hypothèse polychrone
 - Modélisation synchrone des composants et fonctionnalités
 - Ordre partiel du temps dans l'architecture (modèle multi-horloge)
 - **Raffinement** de la spécification fonctionnelle pour déploiement sur l'architecture cible

• L'atelier « open-source » Polychrony comme **technologie pivot**



Capture de spécifications hétérogènes

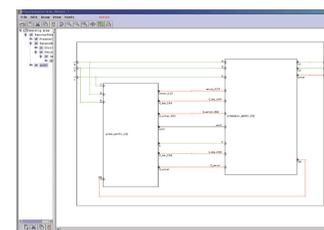
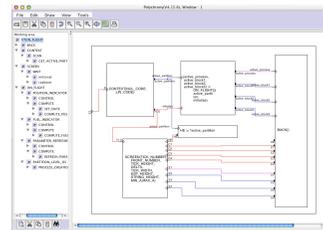
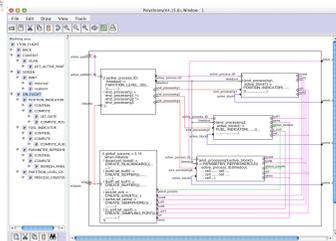
Import

=>

Raffinement

=>

Export



Génération de code séquentiel et distribué

Projet Espresso

Collaborations académiques et industrielles présentes

- Recherche académique
 - A l'INRIA (Aoste, Dart, R2D2, S4, ...), Verimag, ...
 - Profil UML temps-réel MARTE (accord-cadre avec CEA et Thalès)
Objectif un standard pour l'ingénierie de modèles temps-réel embarqué
 - Programme des équipes associées INRIA et NSF
 - Projet BALBOA2 avec UC Irvine, UC San Diego, Virginia Tech
Objectif Polychrony comme support de vérification et d'exploration dans l'atelier de conception C++/SystemC BALBOA

ACM-IEEE MEMOCODE et FMGALS à Vérone du 11 au 15 Juillet 2005
- Industrie et technologie
 - Transfert avec TNI (Syldex and RT-Builder) utilisés par Airbus/EADS (simulation) MBDA (modélisation de haut-niveau) SNECMA/Hispano-Suiza (contrôle de réacteur)
 - Modèle complet des services du standard RTOS avionique APEX/ARINC
 - Participant à l'initiative TOPCASED de Airbus-EADS

Rencontres IriSaTech

Modélisation formelle de systèmes embarqués et applications

- *Composants riches et modélisation hétérogène*

Albert Benveniste, INRIA

- L'ingénierie est concurrente (parallélisme et communication)
- Les référentiels hétérogènes (modèles de calcul et de temps)

- *L'initiative Topcased, un atelier open-source d'aide à la conception avionique*

Patrick Farail, Airbus

- Intégration de technologies spécifiques (modélisation synchrone et asynchrone) et génériques (standards d'ingénierie de modèles)

- *Conception d'applications avec Polychrony*

Loïc Besnard et Thierry Gautier, CNRS & INRIA

- Un atelier mettant en œuvre un modèle de calcul formel

- *Electronic System-Level: panacea or hype ?*

Sandeep Kumar Shukla, Virginia Tech

- Perspectives pour la conception des architectures matériel de demain