

Programme ARCHI 09

Lundi 30 mars :

- 11h00–12h30 : **Accueil**
- 12h30–14h00 : *Déjeuner*
- 14h00–16h00 : **Bertrand Le Gal**: synthèse de haut niveau
- 16h00–16h30 : *Pause + Posters*
- 16h30–18h30 : **Guy Gogniat**: cryptographie matérielle
- 19h30–21h00 : *Dîner*

Mardi 31 mars :

- 9h00–10h00 : **Olivier Sentieys**: évolution des technologies d'interconnexions...
- 10h00–10h30 : *Pause + Posters*
- 10h30–12h30 : **Cécile Belleudy**: gestion système de la consommation énergétique...
- 12h30–14h00 : *Déjeuner*
- 14h00–16h00 : **Florent de Dinechin**: les fonctions élémentaires dans un PC...
- 16h00–16h30 : *Pause + Posters*
- 16h30–18h30 : **Michel Renovell**: introduction au test numérique
- 19h30–21h00 : *Dîner*

Mercredi 1er avril :

- 9h00–10h00 : **Emmanuel Casseau**: exploitation du parallélisme...
- 10h00–10h30 : *Pause + Posters*
- 10h30–12h30 : **François Pêcheux**: modélisation de SoC avec SystemC
- 12h30–14h00 : *Déjeuner*
- 14h00–18h30 : **détente (discussions, initiation au golf, balades...)**
- 19h30–21h00 : *Dîner*

Jeudi 2 avril :

- 9h00–10h30 : **Bernard Goossens**: compteurs de performances matériels
- 10h30–11h00 : *Pause + Posters*
- 11h00–12h30 : **Vania Joloboff**: challenges in Full System Simulation
- 12h30–14h00 : *Déjeuner*
- 14h00–16h00 : **Lilian Bossuet**: architectures et tendances des FPGA
- 16h00–16h30 : *Pause + Posters*
- 16h30–18h30 : **David Defour**: performances et programmation des GPU
- 19h30–21h00 : *Dîner*

Vendredi 3 avril :

- 8h30–9h30 : **Arnaud Tisserand**: opérateurs arithmétiques sécurisés
- 9h30–10h00 : *Pause + Posters*
- 10h00–12h00 : **Daniel Ménard**: conversion en virgule fixe pour le TNS
- 12h00–13h30 : *Déjeuner*
- 13h40 : Navette