



École thématique ARCHI09

Architectures des systèmes matériels enfouis et méthodes de conception associées

Pleumeur-Bodou (Côtes d'Armor)
30 mars - 4 avril 2009

ARCHI09

ARCHI09—Appel à participation

Thème

Etude et analyse des moyens, méthodes et outils existants pour la conception d'architectures de systèmes informatiques matériels dédiés à des applications spécifiques.

Programme

- Architectures et tendances des FPGA, *Lilian Bossuet*
- Compteurs de performances matériels, *Bernard Goossens*
- Cryptographie matérielle, *Guy Gogniat*
- Évolution des technologies d'interconnexions : impacts pour la conception architecturale, *Olivier Sentieys*
- Exploitation du parallélisme et de la taille des données dans la conception d'opérateurs, *Emmanuel Casseau*
- Gestion système de la consommation énergétique dans un SoC : systèmes monoprocesseur et multiprocesseur, *Cécile Belleudy*
- Introduction au test numérique, *Michel Renovell*
- Les fonctions élémentaires dans un PC : un exemple d'adéquation algorithmique-architecture, *Florent de Dinechin*
- Modélisation de SoC avec SystemC, *François Pecheux*
- Opérateurs arithmétiques sécurisés, *Arnaud Tisserand*
- Performances et programmation des GPU, *David Defour*
- Synthèse de haut niveau, *Bertrand Le Gal*
- Utilisation de l'ingénierie des modèles pour la conception de circuits : qui, quoi, comment ? *Steven Derrien*

Inscriptions

Modalités et bulletin d'inscription sur le site web <http://www.irisa.fr/archi09/>.
Date limite d'inscription le **11 mars 2009** avec le règlement.

Lieu

Pleumeur-Bodou est situé à 10 minutes de Lannion dans les Côtes-d'Armor en Bretagne. Les cours et l'hébergement seront assurés dans le Golfhôtel de Saint-Samson.

Public concerné

Chercheurs, enseignants du supérieur, (post)-doctorants et ingénieurs d'études et de recherche en informatique, électronique, micro-électronique ou dans le domaine des STIC.

Mots clés

Architecture des ordinateurs, systèmes sur puce, SoC, systèmes enfouis, systèmes embarqués, systèmes mono-puce, processeurs généralistes, VLIW, processeurs spécialisés, DSP, circuits intégrés numériques, ASIC, ASIP, technologies reconfigurables, FPGA, synthèse d'architecture, conception de circuits intégrés, basse consommation d'énergie, circuits asynchrones, IP.

Soutiens

CNRS, ENSSAT, GdR ASR, INRIA, IRISA, Univ. Rennes 1

Historique

2007 Boussens, 2005 Autrans, 2003 Roscoff, 2000 Seix